



Hi3093DMA

单板使用指南

文档版本 00B01

发布日期 2023-10-26

版权所有 © 海思技术有限公司 2023。保留一切权利。

非经本公司书面许可，任何单位和个人不得擅自摘抄、复制本文档内容的部分或全部，并不得以任何形式传播。

商标声明



HISILICON、海思和其他海思商标均为海思技术有限公司的商标。

本文档提及的其他所有商标或注册商标，由各自的所有人拥有。

注意

您购买的产品、服务或特性等应受海思公司商业合同和条款的约束，本文档中描述的全部或部分产品、服务或特性可能不在您的购买或使用范围之内。除非合同另有约定，海思公司对本文档内容不做任何明示或默示的声明或保证。

由于产品版本升级或其他原因，本文档内容会不定期进行更新。除非另有约定，本文档仅作为使用指导，本文档中的所有陈述、信息和建议不构成任何明示或暗示的担保。

海思技术有限公司

地址：上海市青浦区虹桥港路 2 号 101 室 邮编：201721

网址：<http://www.hisilicon.com/cn/>

客户服务邮箱：support@hisilicon.com



前言

概述

本文档主要介绍 Hi3093DMA 单板基本功能、硬件特性、多功能硬件配置和软件调试方法。

产品版本

与本文档相对应的产品版本如下。

产品名称	产品版本
Hi3093	-

读者对象

本文档（本指南）主要适用于以下工程师：

- 软件工程师
- 技术支持工程师
- 硬件工程师

修订记录



修订日期	版本	修订说明
2023-10-26	00B01	第 1 次临时版本发布。



目 录

前 言	i
1 概述	1
1.1 简介	1
1.2 功能特性	1
1.3 相关组件	3
2 硬件介绍	4
2.1 结构与接口	4
2.2 指示灯	6
2.3 单板电源供电方式	7
2.4 调试器接口	7
2.4.1 JTAG 接口	7
2.4.2 串口	8
2.4.3 网口	9
3 操作指南	12
3.1 注意事项	12
3.2 单板硬件配置字选择	12



插图目录

图 1-1 单板功能接口框图	2
图 2-1 单板接口结构示意图（插件在正面，贴片在背面）	4
图 2-2 指示灯位置	6
图 2-3 Hi3093DMA 板供电方式	7
图 2-4 JTAG 接口 J10 的位置示意图	8
图 2-5 JTAG 接口连接器管脚定义	8
图 2-6 串口 2 和串口 4 的位置示意图	9
图 2-7 串口连接器管脚定义	9
图 2-8 网口位置示意图	10
图 2-9 百兆网口	10
图 2-10 千兆网口	11
图 3-1 硬件配置管脚原理图 1	13
图 3-2 硬件配置管脚原理图 2	13
图 3-3 硬件配置管脚原理图 3	13
图 3-4 硬件配置管脚原理图 4	14
图 3-5 拨码开关 SW1 位置	17



表格目录

表 2-1 单板接口说明	4
表 3-1 STRAP 管脚配置选择	14
表 3-2 BOARD_CFG_INFO 管脚配置选择	15



1 概述

1.1 简介

Hi3093DMA 是针对工业控制场景开发的 Demo 板，为客户提供参考设计。

Hi3093DMA 支持 24V DC 输入方式。单板电源电路输出 0.9V、1.0V、1.2V、1.8V、2.5V 和 3.3V 多路电源给芯片和单板供电。

Hi3093DMA 支持从 eMMC 和 SPI FLASH 启动，支持千兆网口和百兆网口，具有一个 USB3.0 和一个 USB2.0 接口，一个 PCIE 接口可用于扩展网卡。具有一个 VGA 接口可连接显示屏。5 路串口通过插针引出，可用于调试（串口 2 和串口 4）和打印，其中串口 2 和串口 4 预留了转 232 芯片连接到电缆连接器。I2C 和 SPI 通过插针引出连接外部设备。2 路 CANBUS 通过 CAN 收发电路转换为差分信号，与具有 CAN 接口的设备通讯。Localbus 通过插针引出可用于对接 FPGA、SRAM (Static Random Access Memory)、ROM (Read Only Memory)、NOR Flash 等设备。同时还具有按键、指示灯、蜂鸣器、BOOT 配置拨码开关等用户交互模块。

通过串口或 JTAG 与 PC 连接，组成一个基本开发系统。为实现更完整的开发系统或演示环境，需增加如下设备或部件。

- PC
- Dsub-9 转 USB 线
- JTAG 调试/仿真器
- RJ45 线

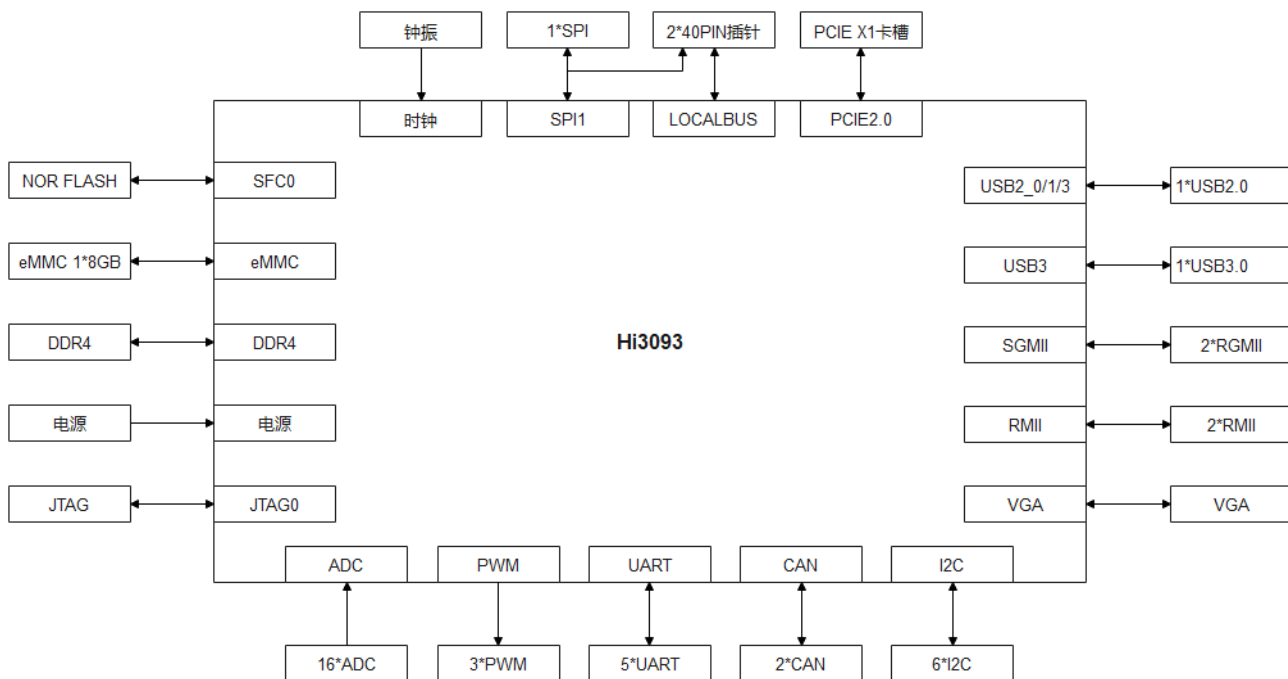
1.2 功能特性

Hi3093DMA 包含以下功能特性：



- 支持 5 个两线串口，UART2/UART4 可用于调试。其余串口可通过插针与外部设备通信。
- 支持 1 路 JTAG 接口，连接 20PIN 连接器。
- 支持 1 个 eMMC 接口 eMMC 1*8GB。
- 支持 1 路 SFC 接口，连接 2 颗 64MB 的 SPI FLASH。
- 支持 2 颗 1GB 的 DDR4。
- 支持 2 路千兆网口（SGMII）和 2 路百兆网口（RMII）。
- 支持 1 路 USB3.0 和 1 路 USB2.0。
- 支持 1 路 PCIE2.0。
- 支持 1 路 Localbus，可用于对接 FPGA 等设备。
- 支持 1 路 VGA，用于连接显示屏。
- 支持 I2C*6、CAN*2、PWM*3、ADC*16。
- 支持 2 个按键，1 个蜂鸣器，5 个 LED 灯。

图1-1 单板功能接口框图





1.3 相关组件

以下所列组件不包含在 Hi3093DMA 的交付清单之内，但它们是用户程序调试过程中必备的。

- Dsub-9 转 USB 线。
- RJ45 线。



2 硬件介绍

2.1 结构与接口

图2-1 单板接口结构示意图（插件在正面，贴片在背面）

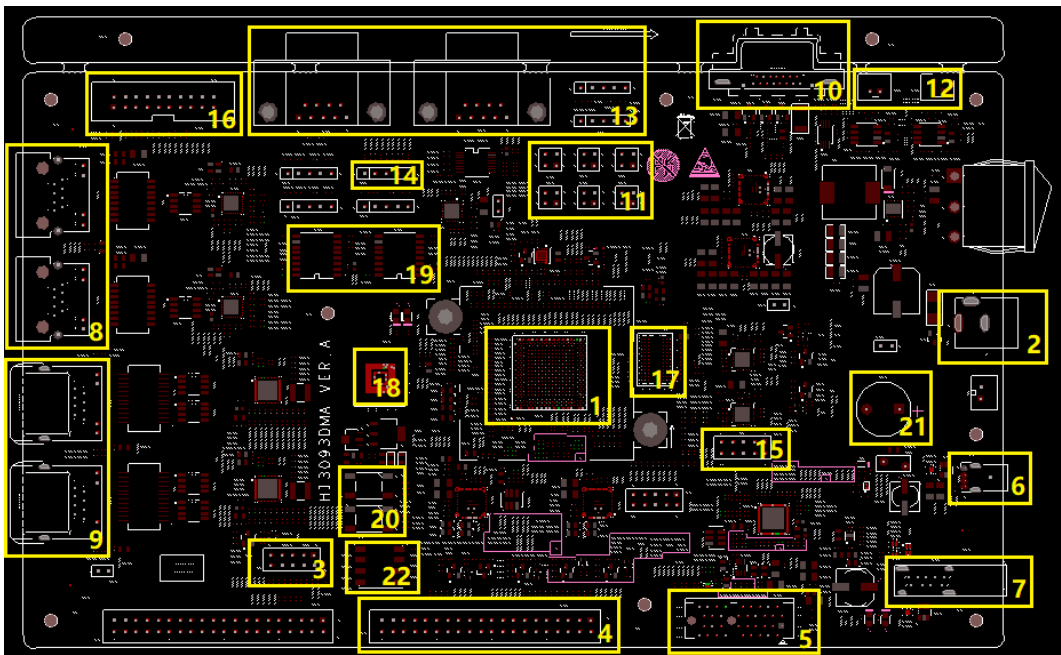


表2-1 单板接口说明

序号	描述
1	Hi3093 芯片
2	24V 电源输入接口
3	SPI



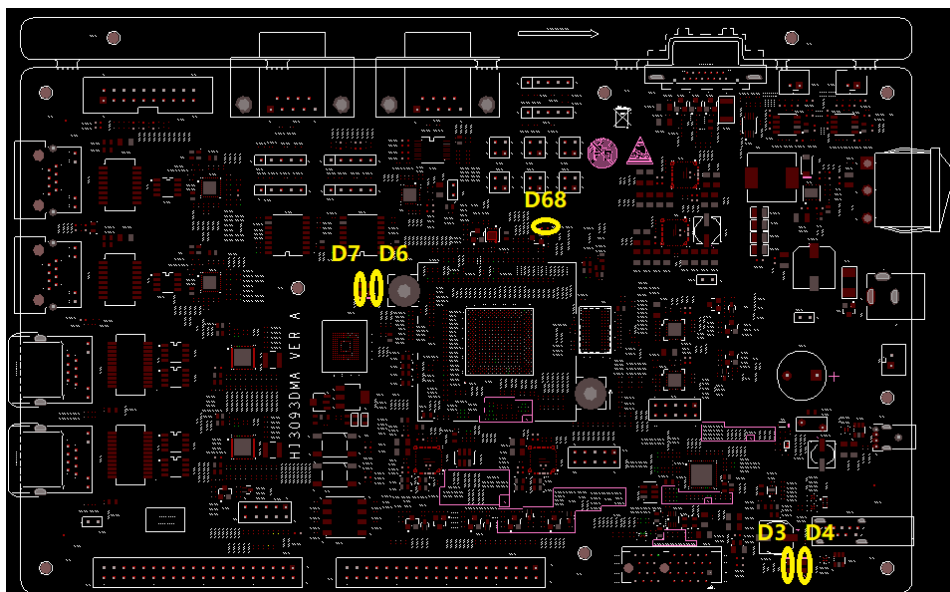
序号	描述
4	LOCALBUS
5	PCIE
6	USB 2.0
7	USB 3.0
8	RMII*2
9	RGMII*2
10	VGA
11	I2C*6
12	CAN*2
13	UART*5
14	PWM*3
15	ADC*16
16	JTAG
17	DDR4
18	eMMC*1 8GB
19	NOR FLASH
20	按键*2
21	蜂鸣器
22	拨码开关



2.2 指示灯

单板指示灯位置如图 2-2 所示，其中 D3 和 D4 分别为电源指示灯；D6 和 D7 为 LED 灯可通过 IO 口控制；D68 为芯片状态指示灯。

图2-2 指示灯位置

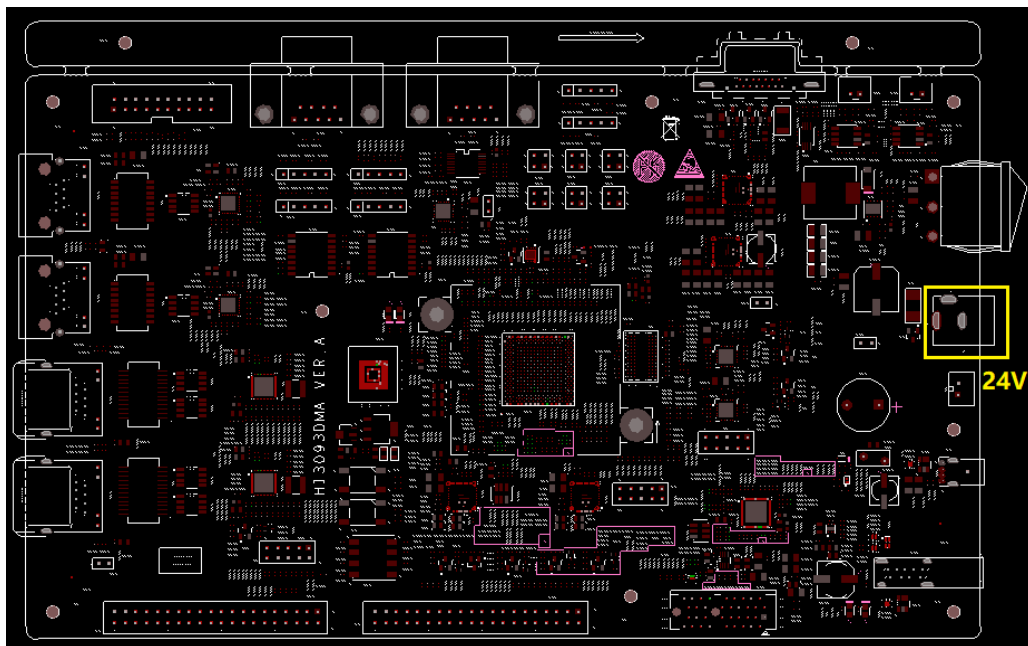




2.3 单板电源供电方式

Hi3093DMA 通过 24V 供电。

图2-3 Hi3093DMA 板供电方式



2.4 调试器接口

Hi3093DMA 单板的 JTAG、串口和网口可作为调试接口。

说明

在连接调试器时，Hi3093DMA 单板必须供电。

2.4.1 JTAG 接口

JTAG 接口在板上的位置和连接器管脚定义如[图 2-4](#)~[图 2-5](#) 所示。



图2-4 JTAG 接口 J10 的位置示意图

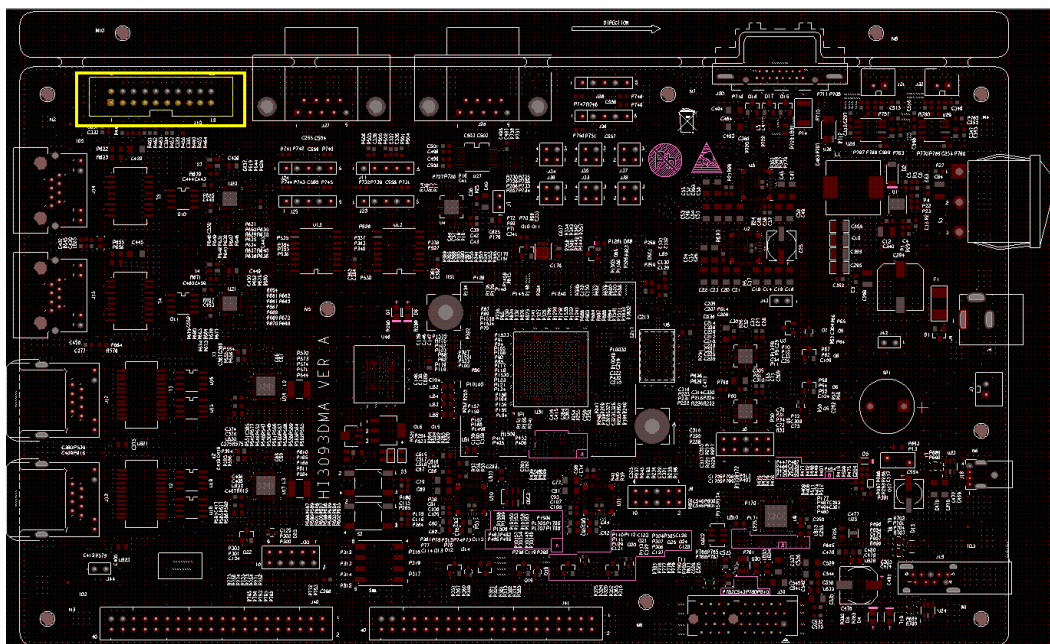
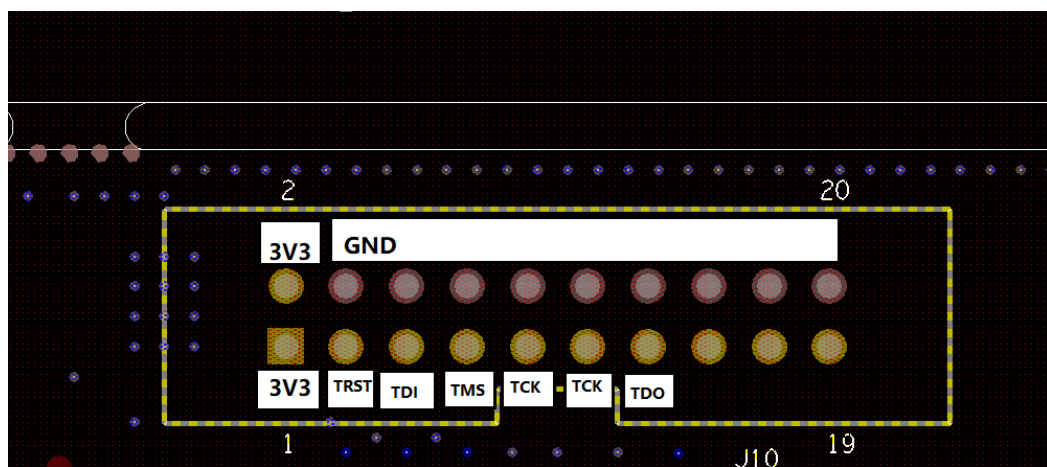


图2-5 JTAG 接口连接器管脚定义



2.4.2 串口

UART2 和 UART4 可作为调试串口，串口在板上的位置和连接器管脚定义如图 2-6~图 2-7 所示。



图2-6 串口 2 和串口 4 的位置示意图

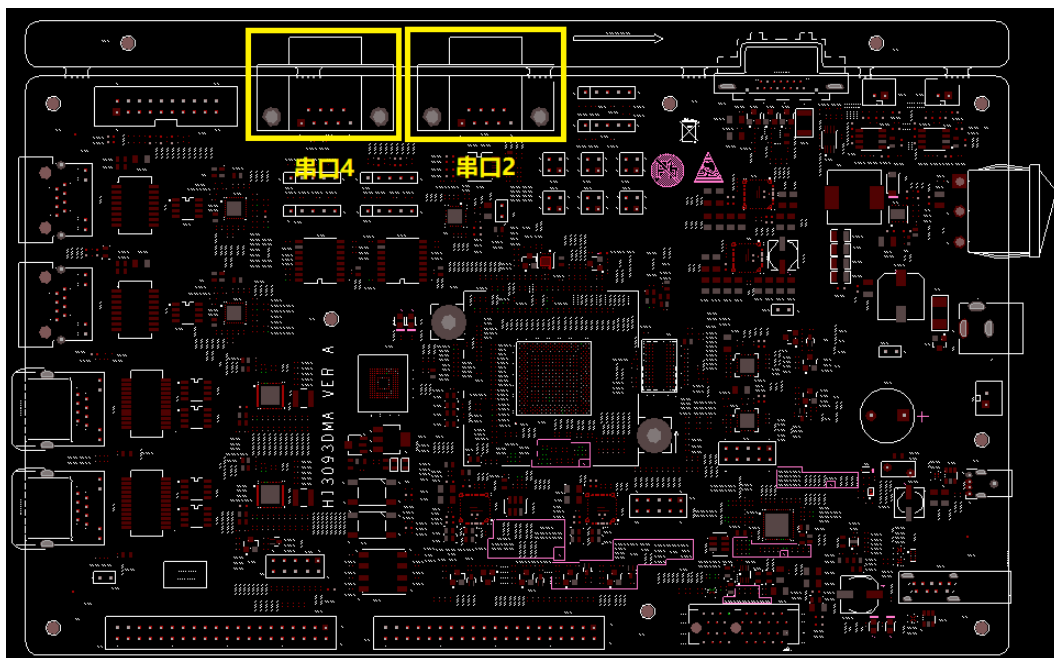
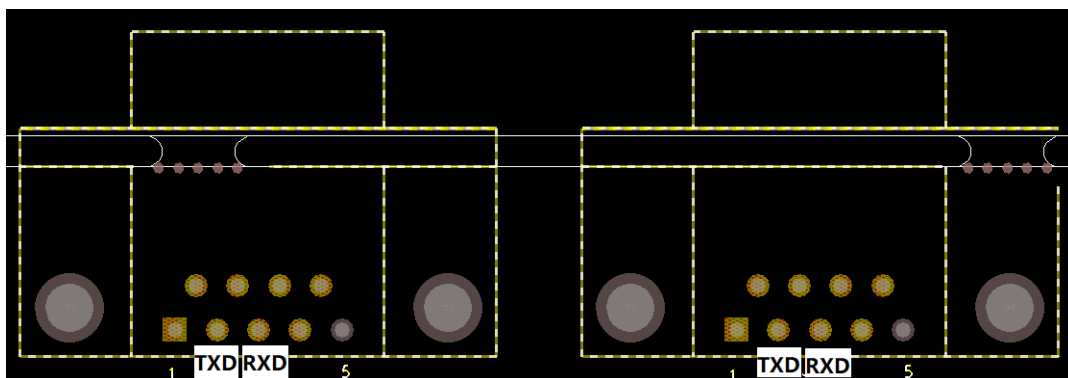


图2-7 串口连接器管脚定义



2.4.3 网口

网口可作为调试接口，共有四个网口，两个千兆网口和两个百兆网口，在板上的位置和连接器管脚定义如图 2-8~图 2-10 所示。



图2-8 网口位置示意图

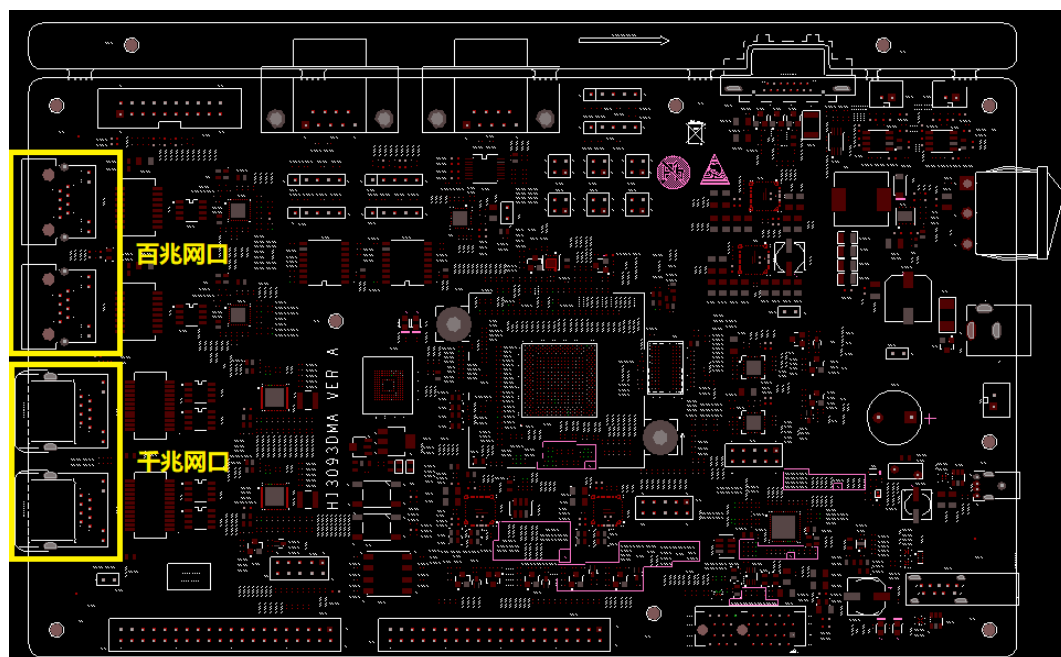


图2-9 百兆网口

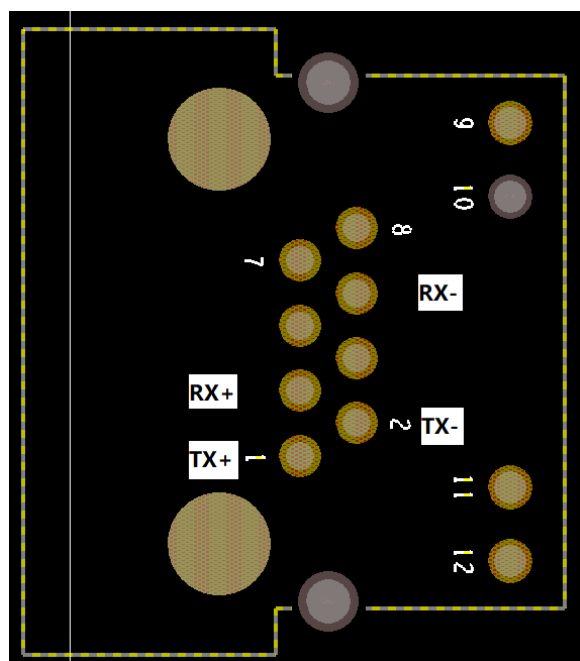
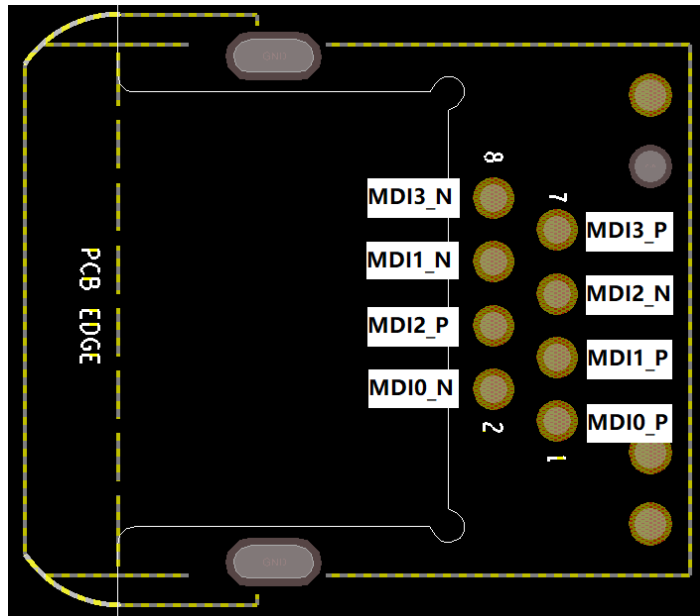




图2-10 千兆网口





3 操作指南

3.1 注意事项

单板适用于实验室或者工程开发环境。在开始操作之前，请先阅读以下注意事项：

- 请在使用单板前仔细阅读本指南。
- 避免单板沾水。如果不慎将水等液体洒落到单板，请立即切断电源，并用干布擦拭干净。
- 只能使用符合本机要求的电源。
- 在拆封单板包装与安装之前，为避免静电释放（ESD）对单板硬件造成损伤，需采取必要的防静电措施。
- 手持单板时请拿单板的边沿，不要触碰到单板上的外露金属部分，以免静电对单板元器件造成损坏。
- 请将单板放置于干燥的平面上，并保证它们远离热源、电磁干扰源与辐射源、电磁辐射敏感设备（如：医疗设备）等。
- 请对照图 2-1 熟悉单板的结构布局，确保能够在单板上辨认出可操作部件，如电源、连接器以及指示灯的位置。

3.2 单板硬件配置字选择

STRAP 配置和 BOARD_CFG_INFO 配置由以下管脚的上电锁存状态决定，如表 3-1、表 3-2 和图 3-1 所示。



图3-1 硬件配置管脚原理图 1

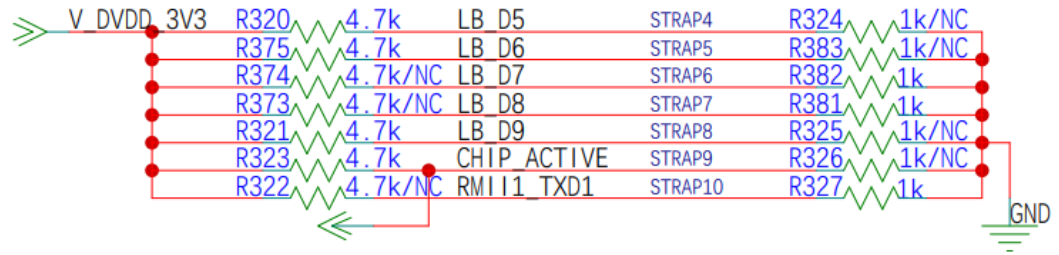


图3-2 硬件配置管脚原理图 2

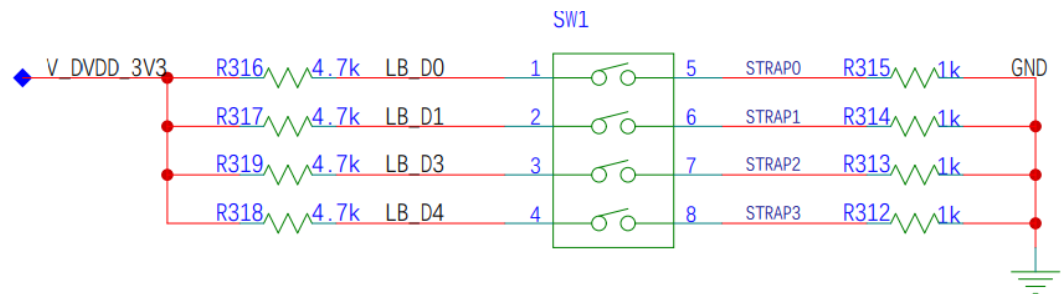


图3-3 硬件配置管脚原理图 3

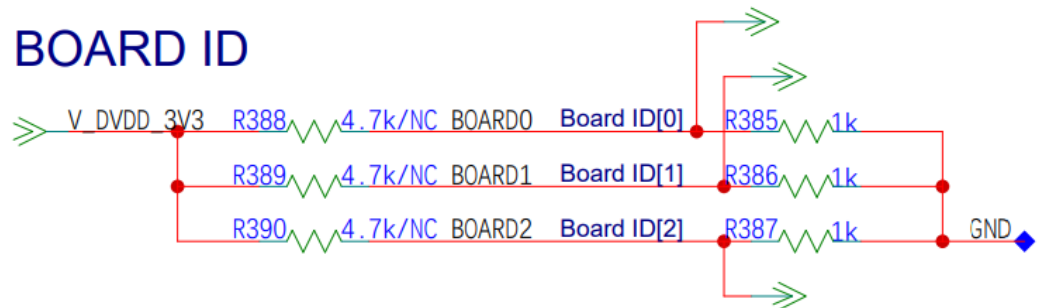




图3-4 硬件配置管脚原理图 4

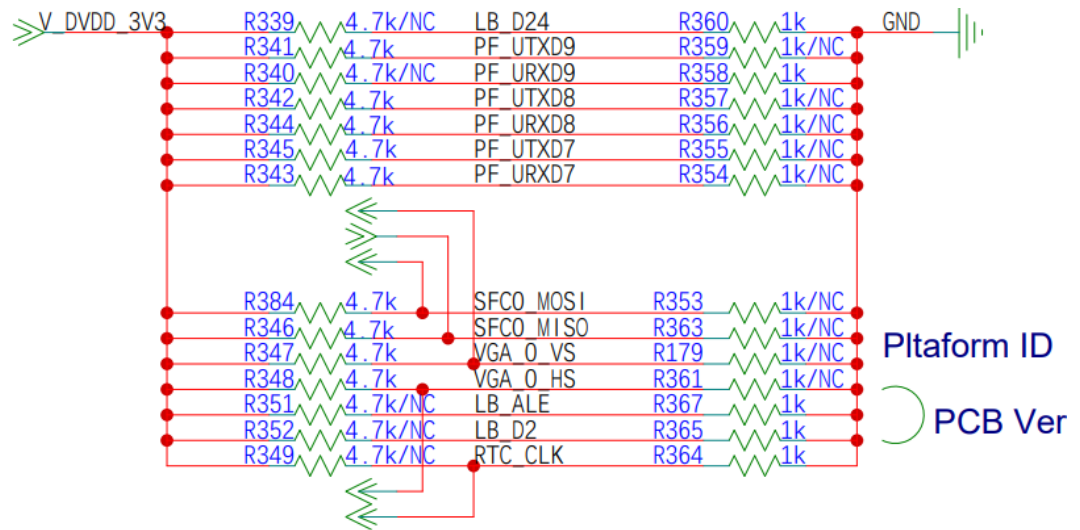


表3-1 STRAP 管脚配置选择

STRAP 管脚配置	NAME	COMMENTS	电阻或拨码开关选择
STRAP1: 0	boot_mode	00: spi(A55 从 spi 启动) ; 01: lbus (A55 从 IB 启动) ; 10: eMMC (安全核从 ROM 启动) 。	拨码开关 SW1 的 1-2 位选择启动模式, 自由选择启动模式
STRAP2	us_boot_core	0: 非安全启动时 A55 先启动; 1: 非安全启动时安全核先启动。	拨码开关 SW1 的 3 位, 拉高。
STRAP3	boot_dbios	双 bios 启动配置。 0: 不使能双 bios; 1: 使能双 bios。	拨码开关 SW1 的 4 位, 拉低。
STRAP4	boot_size	指定双 bios 启动时, bios 区间大小。 0: 1M; 1: 2MB。	R320 上件
STRAP5	sfc0_addr_mode	SFC0 的 flash 地址长度模式。 0: 3byte; 1: 4byte。	R375 上件



STRAP 管脚配置	NAME	COMMENTS	电阻或拨码开关选择
STRAP6	lb_boot_offset	localbus 启动偏移地址配置。 0: 不偏移; 1: 偏移。	R382 上件
STRAP7	lb_boot_width	localbus 接口启动位宽。 0: 8bit; 1: 16bit。	R381 上件
STRAP8	jtag_default_mode	Jtag0 复用。 0: 默认模式为 master 模式; 1: 默认模式为 slave 模式。	R321 上件
STRAP9	espi_rst_pcie	eSPI/LPC 复位时。 0: 不复位 PCIe 模块; 1: 复位 PCIe 模块。	R323 上件
STRAP10	pad_debug_out	0: 不输出观测管脚; 1: 输出观测管脚。	R327 上件

表3-2 BOARD_CFG_INFO 管脚配置选择

BOARD_CFG_INFO 管脚配置	MODE SELECTION	CURRENT MODE	电阻选择
LB_D24	0: LPC; 1: ESPI。	0	R360 上件
PF_UTXD9	0: DISABLE ECC; 1: ENABLE ECC。	1: ENABLE ECC	R341 上件
PF_URXD9	0: ENABLE VGA; 1: DISABLE VGA。	0: ENABLE VGA	R358 上件
PF_UTXD8	0: ENABLE RMII0 DEBUG;	1: ENABLE GE0 DEBUG	R342 上件



BOARD_CFG_INFO 管脚配置	MODE SELECTION	CURRENT MODE	电阻选择
	1: ENABLE GEO DEBUG。		
PF_URXD8	0: x16; 1: x8。	SDDRAM WIDTH: x16	R344 上件
PF_UTXD7: bit1 PF_URXD7: bit0	00: 4GB; 10: 1GB; 11: 2GB。	SDRAM SIZE 11: 2GB	R345, R343 上件
SFC0_MOSI: bit3 SFC0_MISO: bit2 VGA_0_VS: bit1 VGA_0_HS: bit0	0x0: 0 RS; 0x1: 1 RH; 0x2: 2 RS; 0x3: 3 X; 0x4: 4 OSCA; 0x5: 5 PENG A; 0x6: 6 TCE; 0x: 7 MCCA。	Platform: TCE 1111	R384, R346, R347, R348 上件
Board ID[0] Board ID[1] Board ID[2]	BOARD ID	BOARD ID: 000	R385, R386, R387 上件
LB_ALE: bit2 LB_D2: bit0	PCB VERSION	00: VERSION A	R367, R365 上 件
RTC_CLK	0: SINGLE BMC 1: DUO BMC	0	R364 上件



图3-5 拨码开关 SW1 位置

